支術報告

# ECR-CVD 技術の開発

# Development of the ECR Plasma CVD technology



博士 (工学) 寅丸 雅光\* Dr. Masamitsu Toramaru



森浩一\*\* Koichi Mori



鳥居 博典\*\* Hironori Torii



博士 (工学) 神 好人\* Dr. Yoshito Jin

# 要 旨

JSW アフティが製造・販売している電子サイクロトロン共鳴 (Electron Cyclotron Resonance: ECR) スパッタリング (以 下、ECR スパッタ) 装置は、低ガス圧、高密度、低ダメージな ECR プラズマをスパッタに応用した成膜装置であり、無加 熱で、高純度、高密度、高い表面平坦性といった特徴の高品質な膜を形成できる。そのため、ECR スパッタ装置で成膜し た膜は半導体表面への低ダメージ成膜、かつ平坦な多層膜成膜形成が要求される半導体レーザーの端面コートや、無加熱 で高密度な薄膜生成が要求される表面弾性波 (Surface Acoustic Wave: SAW) フィルタの保護膜などの用途で採用されて いる。

一方で、ECR スパッタ装置は、基板への低ダメージ成膜のために採用されている対向型のターゲット配置による成膜速 度の遅さ、プラズマアシストを使用したスパッタ膜特有の高い膜応力が課題となっており、数百 nm を超えるような厚膜の 成膜は困難である。我々は ECR プラズマを用いた高品質な膜形成技術の適用範囲を広げ、ECR プラズマ成膜装置の拡 充のために JSW アフティと共同で ECR プラズマを化学気相成長法に適用した ECR プラズマ CVD (Electron Cyclotron Resonance Plasma Enhanced Chemical Vapor Deposition: ECR-CVD) 技術の開発を行った。ECR プラズマを CVD 技 術に適用した ECR-CVD 装置は、スパッタでは困難である高速成膜や膜応力制御を可能とする成膜装置であり、ECR スパ ッタ装置の課題を克服することが可能な装置となっている。

本報告では、JSW とJSW アフティが共同で開発した ECR-CVD 装置とその特性について述べる。

— Synopsis —

The ECR sputtering system manufactured and marketed by JSW AFTY Corporation is a film deposition system that applies low gas pressure, high density, and low damage ECR plasma to sputtering, enabling the formation of high-quality films characterized by high purity, high density, and flatness without heating. Therefore, the films formed by ECR sputtering are used for applications such as edge coating of LD and passivation films of SAW filters due to their excellent film quality.

On the other hand, ECR sputtering systems have problems with slow deposition rate and high film stress for the formation of dense films, and it is difficult to deposit films with thicknesses over several hundred nm. We have developed an ECR-CVD technology in collaboration with JSW AFTY Corporation to expand the range of application of ECR plasma for high-quality film deposition technology and to expand the ECR plasma deposition systems product line. The ECR-CVD system is a deposition system that enables high-speed deposition and film stress control, which are difficult to achieve with ECR sputtering system.

In this report, we introduce the ECR-CVD system developed jointly by JSW and JSW AFTY and describe its characteristics.

\*\*: JSW アフティ (株)

JSW AFTY Corporation

(66)

#### 1. 緒 言

近年、Beyond 5G/6Gと呼ばれる高度なデジタル社会 の実現のために、高速・大容量・低遅延・低消費電力を 実現する次世代の通信技術に向けた研究・開発が世界 的に活発に行われている。特にシリコンフォトニクス やLNOI (Lithium Niobate On Insulator)と呼ばれるオ プトエレクトロニクス技術は、従来の光通信技術に代わ る新しいキーテクノロジーとして注目されている<sup>(1)-(5)</sup>。 我々はこれらのデバイスの小型化・高性能化の要求に対 し、高品質薄膜形成技術として、JSW アフティが製造 する ECR プラズマ<sup>(6),(7)</sup>を用いた成膜装置である ECR ス パッタ装置により、これらの要求に応えてきた。ECR ス パッタ装置は、無加熱で、高純度・高密度・透明・平坦 な薄膜を成膜できる成膜装置であり、半導体レーザーの 端面コートや SAW デバイスの保護膜など様々な電子デ バイスに採用されている<sup>(8)-(10)</sup>。

一方で、ECR スパッタ装置は、基板への低ダメージ 性を考慮したターゲット配置による成膜速度の遅さや高 い膜応力が課題となっている。例えば、数百 nm を超え えるような厚膜の成膜は成膜時間の長時間化、応力によ る大きな反りはデバイスのプロセス工程に対して不具合 を生じる。我々は ECR プラズマを用いた高品質な膜形 成技術の適用範囲を広げ、ECR プラズマ成膜装置のラ インナップ拡充のために JSW アフティと共同で ECR プ ラズマを CVD 法に適用した ECR-CVD 装置<sup>60</sup>の開発を 行った。ECR-CVD 装置は、スパッタでは困難である高 速成膜や膜応力制御を可能とする成膜装置であり、ECR スパッタ装置の課題を克服したものとなっている。本報 告では、JSW と JSW アフティが共同で開発した ECR-CVD 装置の成膜特性について述べる。

#### 2. ECR プラズマの特徴

ECR プラズマはマイクロ波による電界とコイルによ る外部磁界による共鳴を用いたプラズマ生成技術であ る。プラズマチャンバ中に存在する電子はコイルによっ て生成された磁力線の周りを回転する。この回転周波数 と同じ周波数のマイクロ波を導入すると共鳴現象が生 じ、電子は高速に回転する。この高速で回転する電子が 真空中のガス分子と級数的に衝突を繰り返すことで高密 度プラズマを生成する。プラズマ源で発生した ECR プ ラズマは、コイルが作る発散磁界により成膜室側へ引き 出される。この発散磁界と試料表面にできるシース電位 により、イオンは 10 eV ~ 30 eV のエネルギーを与えら れて試料に照射される<sup>(6)、(11)</sup>。このエネルギーは分子の化 学結合エネルギーより十分高く、半導体素子にダメージ を与えるほど高くはない最適なエネルギー範囲である。 このエネルギーによるアシストによって、ECR 成膜装 置では、無加熱で低ダメージ・高品質な膜形成が可能と なる。

#### 3. 装置構成および基本成膜特性

図1に開発中の試作機である ECR-CVD 装置のチャン バー模式図を示す。試料は6 inch 基板が処理可能であ り、成膜はフェイスダウンで行われる。チャンバー内試 料上部にはヒータを備え、試料を加熱して成膜すること も可能である。チャンバー下部には ECR プラズマ源を 備えている。プラズマ源と試料は、対向する位置ではな く、傾斜した位置に備えられており、成膜時は基板を回 転させながら成膜することで、膜の均一性を高めている。



図1 ECR-CVD 装置のチャンバー模式図

開発中の ECR-CVD 装置の基本特性として、SiO<sub>2</sub> 膜 および SiN 膜の成膜特性を調査した。SiO<sub>2</sub> の成膜は、 SiH<sub>4</sub> と O<sub>2</sub> ガス、SiN 膜の成膜は SiH<sub>4</sub> と N<sub>2</sub> ガスを導入 して行っている。

図2にSiO<sub>2</sub> 膜とSiN 膜のSiH<sub>4</sub> 流量を変えたときの成膜 速度を示す。SiO<sub>2</sub> 膜の屈折率は1.48 (λ = 632.8 nm)程度、



SiN 膜の屈折率は1.92 (λ = 632.8 nm) 程度になる ように、SiH4 の流量に対してそれぞれ O2 および N2 の流量を変えてSiO2 膜またはSiN 膜を成膜してい る。これらの膜はRBS (Rutherford Backscattering Spectorometry) により、SiO<sub>2</sub> 膜ではSi: O = 1: 2、SiN 膜ではSi:N=3:4に近い組成であることを確認してい る。図2に示すように、ECR-CVD装置では原料である SiH4 の流量を変えることで、成膜速度の高速化が可能 である。SiN 膜では、SiH4 流量30 sccm時で約110 nm/ min、SiO2 膜ではSiH4 流量40 sccm時で約200 nm/minま で高速化が可能であることが確認できた。一方で本検討 に使用したECR-CVD装置と同様の構造をとっている、6 inch以上の基板サイズに対応する傾斜回転型ECRスパッ タ装置では、成膜速度はSiO<sub>2</sub> 膜で7 nm/min、 SiN 膜 で2 nm/min程度であることから、成膜速度の点では10 倍以上の高速成膜が可能である。

図3は、ECR-CVD 装置の他に比較として、ECR スパッ タ装置、プラズマ CVD (Plasma Enhanced Chemical Vapor Deposition: PECVD)装置で成膜した SiN 膜の光 学特性である(a)屈折率と(b)消衰係数を示したもので ある。PECVD 装置の SiN 膜は SiH4, NH3, № を使用し、 基板温度 300 ℃で成膜しており、ECR-CVD 装置と ECR スパッタ装置は無加熱で成膜した結果である。図3 (a) に示すように、ECR-CVD 装置の SiN 膜は、屈折率は波 長 632.8 nm において 1.92 程度であり、他の 2.0 を超え る屈折率と比較すると若干低い傾向となっている。しか



図3 ECR-CVD 装置、ECR スパッタ装置、PECVD 装置で成膜した SiN 膜の(a) 屈折率と(b) 消衰係数

し図3(b)に示すように消衰係数の点では、吸収の立ち 上がりが290 nm であり、ECR スパッタ装置の310 nm、 PECVD 装置の470 nm と比較すると、より低波長側ま で吸収が見られず、吸収の少ない膜が形成できている。

表1に、ECR-CVD 装置、ECR スパッタ装置、 PECVD 装置で成膜した SiN 膜の AFM で測定した表面 ラフネス像とそれぞれの表面全面の表面粗さ Sa を示す。

表1に示すように、表面ラフネスについては、ECR-CVD 装置の SiN 膜の Sa は 0.4 nm であり、ECR スパッ タ装置の Sa 0.1 nm ほどの平坦性はないが、PECVD 装 置の Sa 1.3 nm よりは平坦性のよい膜が得られている。

#### 表1 ECR-CVD 装置、ECR スパッタ装置、PECVD 装置で 成膜した SiN 膜の表面粗さ Sa 値

装置	AFM 像	表面粗さ
		Sa [nm]
ECR-CVD 装置		0.4
ECR スパッタ 装置		0.1
PECVD 装置		1.3

膜の平坦性に関して、ECR プラズマは他のプラズマ と比較していくつか利点が挙げられる。ECR プラズマ のプロセス圧力は 10<sup>2</sup> Pa ~ 10<sup>1</sup> Pa 程度であり、他のプ ラズマプロセスよりも低圧のプロセスとなるため、処理 中に非プラズマであるガス成分の混入リスクが低い。ま たプラズマ密度が高く(10<sup>11</sup> cm<sup>3</sup> ~ 10<sup>13</sup> cm<sup>3</sup>)、10 eV ~ 30 eV 程度の低エネルギーの組み合わせにより、イオン 衝撃によるダメージも少なく、平坦な膜形成が可能であ る<sup>(12)</sup>。表1の結果からも、ECR-CVD 装置は、平坦性の 高い膜が形成できており、ECR プラズマ成膜の特性が 生かされているといえる。膜の平坦性は、デバイスにお いては電界集中や電気特性にも影響を与えるため<sup>(13)、(14)</sup>、 平坦な膜を形成できることは1つの長所となる。

図4には、0.5%フッ酸溶液に浸して測定したSiN膜 のエッチングレートを示している。ECRスパッタ装置 のSiN 膜は最もフッ酸溶液耐性が高く、エッチングレー トは0.5 nm/minであった。ECR-CVD 装置のSiN 膜は、 ECRスパッタほどの耐性はないが、エッチングレート は3.7 nm/minであり、PECVD 装置のSiN 膜のエッチ ングレート14.8 nm/minと比較すると、4倍程度の耐性 を確認できた。これらのことから、ECR-CVD 装置の膜 は、ECR スパッタ装置ほどの高品質な膜質は得られな いが、10 倍以上の高速成膜が可能であり、さらに無加 熱で従来成膜法の PECVD 装置の膜より優れた膜を成膜 できることが確認できた。



図4 ECR-CVD、ECR スパッタ、PECVD 装置で成膜した SiN 膜のフッ酸 0.5 % 溶液でのエッチング速度

図5には、3つのSiH4流量条件で、それぞれN2流量 を変えたときのSiN膜の膜応力を示している。SiH4の 流量は① < ② < ③である。膜応力の測定は、6 inch Si 基板上に150 nmのSiN膜を成膜し、東朋テクノロジー 社製FLX-2320-Sにて光てこ法により行った。

図5に示すように、SiN 膜はガス流量条件を変える ことで、膜応力の制御が可能であることが確認できた。 膜応力はすべて圧縮応力であった。SiH4 低流量である 条件①の SiN 膜の膜応力は、最も応力が高い条件では -2 GPa 程度であり、これは ECR スパッタ装置の SiN 膜と同等の膜応力である。一方で SiH4 流量を増加さ せると共に、膜応力の絶対値としては低下する傾向が 見られ、条件③では -50 MPa 程度まで応力が下がるこ とを確認した。一方で SiO2 膜については、SiN 膜ほ どの応力制御はできず、成膜条件を変えても膜応力は -300 MPa ~ 400 MPa 程度であり、ガス流量条件による 膜応力の制御は困難であることがわかった。



図5 SiH<sub>4</sub>とN<sub>2</sub>流量を変えたときのSiN 膜の膜応力

#### 4. ECR-CVD 装置製品化に向けた取り組み

#### 4.1 面内均一性の改善

ECR-CVD 装置は、プラズマ源を基板に対して傾斜さ せ、成膜中は回転させることで面内均一性を高めている が、膜厚分布は6 inch 基板面内で±5%程度であった。 ECR スパッタ装置は8 inch 基板で±1%程度の膜厚分 布を達成しており、ECR-CVD 装置は膜厚分布の向上が 課題となっていた。従来の PECVD 装置では、ガスシャ ワーヘッドによるガス供給方法により面内均一性の制御 を図っている<sup>(15)</sup>。PECVD 装置はプロセス圧力が100 Pa 程度であるため、気体の平均自由行程は0.07 mm と非 常に短い。そのためガスの噴き出し方法によって、分布 の改善を行うことが一般的である。

一方で ECR のプロセスは、プロセス圧力が 10<sup>2</sup> Pa ~ 10<sup>4</sup> Pa 程度の低圧のプロセスであるため、平均自由行程は 70 cm (10<sup>2</sup> Pa) ~ 7 cm (10<sup>-1</sup> Pa)と非常に長い。そのた め、ECR-CVD 装置のプロセスでは、ガス供給方法を制 御してもガスは拡散してしまい、分布を制御することは 困難である。そのため、膜の均一性を上げるために、基 板とプラズマ源の位置や角度の調整を行った。図6は、 プラズマ源と基板の角度を、標準状態(角度 2)から鋭角 方向(角度 1)と鈍角方向(角度 3)に変えたときの模式図 を示している。基板の中心はプラズマ源の中心線と交わ るように調整し、プラズマ源の角度を回転させている。

図7は図6のプラズマ源と基板の状態で、それぞれ同 一条件で成膜した SiO<sub>2</sub> 膜の8 inch Si 基板面内の成膜速 度分布を示している。

## 角度1(鋭角)角度2(標準)角度3(鈍角)





表2にプラズマ源と基板の角度を変えたときの中心部 の成膜速度と6 inch (± 75 mm)領域の膜厚分布を示す。

図7と表2に示すように、プラズマ源と基板の角度 を鋭角方向(角度1)に傾けると、中心部の成膜速度が 約10%向上するが、膜厚分布は中央の膜厚のみが膨ら み、±7.1%へと悪化する結果となった。一方で鈍角 方向(角度3)に傾けると、成膜速度は約20%低下す るが、中央の山なりの分布が平らになり、膜厚分布は ±2.0%に向上することが確認できた。



図7 プラズマ源角度を変えたときの膜厚分布

表2 プラズマ源角度を変えたときの中心部成膜速度と膜厚分布

	中心部成膜速度 [nm/min]	6 inch(± 75 mm) 領域膜厚分布[± %]
角度1	146.9	7.1
角度2	133.8	3.4
角度3	108.2	2.0

さらに膜厚分布を改善するために、角度3にて基板位 置のシフトを行った。図8は角度3にて基板位置をシフ トさせたときの模式図を示している。図8に示すよう に、基板はプラズマ源から離れていく方向に12.5 mm、 25 mm シフトさせた。



図8 角度3にて基板をシフトさせたときの模式図

図9は、角度3で基板位置のシフト量を0mm、 12.5mm、25mmと変化させたときの成膜速度分布を 示している。

図9と表3に示すように、基板シフト量の増加によ り、さらに膜厚分布は±1%以下まで改善が見られた 一方で、成膜速度の低下が見られた。これらの結果か ら、膜厚分布と成膜速度のバランスを考慮し、検証機 ではプラズマ源角度を角度3、シフト量12.5 mmを標 準仕様とした。



図9 基板シフト量を変えたときの膜厚分布

表3 基板シフト量を変えたときの中心部成膜速度と膜厚分布

シフト量 [mm]	中心部成膜速度 [nm/min]	6inch(±75mm) 領域膜厚分布[±%]
0	123.3	2.33
12.5	104.5	1.27
25	87.5	0.38

4.2 厚膜化への対応

ECR スパッタ装置は高品質な膜が成膜できるが、成 膜速度が遅く、膜応力も非常に高いため、数百 nm を超 える膜厚の要求に応えることは困難である。これまでに 紹介したように、ECR-CVD 装置では、高速成膜と膜応 力の制御が可能であることから µm オーダーの厚膜成膜 への適用を検討した。近年は、数 µm 厚の SiO<sub>2</sub> 膜でク ラッド層の形成や、光通信デバイスの光変調器向けに Si、水晶、LN、LT(Lithium Tantalate: LT)等の基板上に 数 µm の SiO<sub>2</sub> 膜を光緩衝層として使用した接合基板が提 案されている<sup>(16)-(18)</sup>。厚膜の SiO<sub>2</sub> 膜といえば、Si 基板上 の熱酸化膜がその良好な膜質や界面状態からよく使われ ているが、厚くなるほど成長速度が遅くなるため2 µm を超えるような膜厚は難しく、結晶欠陥の一種であるス リップラインの発生の問題もある<sup>(19),(20)</sup>。

図 10 は、ECR-CVD 装置にて SiO<sub>2</sub> 膜を 5 µm 成膜した Si 基板の断面 SEM 像を示している。図 10 に示すように、5 µm の SiO<sub>2</sub> 膜は膜剥がれやスリップライン等の 異常は見られず、µm オーダーの膜が成膜できていることが確認できた。

ECR-CVD 装置を用いた μm オーダーの膜の評価とし て、4 inch LN 基板上に5 μm 厚の SiO<sub>2</sub> 膜を成膜し、さ らに SiO<sub>2</sub> 膜上に LN 基板を接合させた接合基板のサン プル作成を行った。



図 10 5 µm 厚 SiO<sub>2</sub> 膜を成膜した Si 基板の断面 SEM

図11に、実際に作成したLN/SiO<sub>2</sub>/LN 接合基板の サンプルの外観写真を示す。LN 基板はファインクリ スタルいわき社製の両面研磨した1 mm 厚 4 inch 基 板を用いて、SiO<sub>2</sub> 膜は ECR-CVD 装置を用いて無加熱 で5 µm 成膜している。SiO<sub>2</sub> 膜の表面を化学的機械研 磨(Chemical Mechanical Polishing: CMP)で研削後、LN 基板を接合し接合強度を高めるために 250 ℃で加熱して いる。他の蒸着等で成膜した SiO<sub>2</sub> 膜では接合時にボイ ド等の発生が見られたが、ECR-CVD 装置で成膜した 接合基板ではボイド等の発生は確認できず、緻密な膜 が形成できているといえる。また Si 基板だけではなく、 化合物基板上でも厚膜の SiO<sub>2</sub> 膜の成長を確認できたこ とから、広い用途での適用が期待できる。



図 11 試作した LN/SiO<sub>2</sub>/LN 接合基板

#### 4.3 検証機の製作

これらの結果から、開発中の ECR-CVD 装置は高速成 膜と応力制御が可能であり、nm オーダーから µm オー ダーまでの膜厚の膜を成膜できる装置として、スパッタ 装置との差別化ができると判断した。そのため、ECR-CVD 装置の製品化に向けて検証機の製作を行った。図 12 は 2023 年 3 月に完成した ECR-CVD 装置の検証機で ある。ロードロック室、搬送室、成膜室を備え、8 inch 基板に対応した装置となっている。成膜室のプラズマ源 は、膜分布の均一性向上のために角度を調整した構成 となっている。またチャンバークリーニング用に RPS (Remote Plasma Source)を備え、NF<sub>3</sub>を用いたプラズ マクリーニングも可能である。 今後は本装置にて、成膜の検証を行い、ECR プラズマ 技術で新たなアプリケーションへの適用検討を進める。



図12 新たに製作した ECR-CVD 装置検証機

### 5. 結 言

JSW アフティと共同で開発した ECR-CVD 装置と、 その成膜特性について紹介した。

開発した ECR-CVD 装置は、ECR プラズマを用いた CVD 装置として、従来の PECVD 装置よりも高品質な 膜形成が可能であることが確認できた。膜の均一性に課 題があったが、プラズマ源と試料位置の最適化を図り、 ±1%程度の膜厚分布が達成できることが確認できた。 また高速成膜と応力制御の特徴を生かし、これらを組み 合わせることで μm オーダーの厚膜成膜を可能とする装 置として仕上がった。

今回新たに製作した検証機により、これまで ECR ス パッタ装置では適用できなかったアプリケーションへ ECR プラズマ技術を適用し、新たな用途探索と ECR 技 術の適用範囲拡大を進めていく。

#### 参考文献

- K. Kurata, L. Giorgi, F. Cavaliere, L. O'Faolain, S. A. Schulz, K. Nishiyama, Y. Hagihara, K. Yashiki, T. Muto, S. Kobayashi, M. Kuwata, and R. Pitwon: "Silicon Photonics Micro-Transceivers for Beyond 5G Environments", Appl. Sci., Vol. 11 (2021) No. 22, p. 10955
- (2) Z. Ren, J. Xu, X. Le, and C. Lee: "Heterogeneous Wafer Bonding Technology and Thin-Film Transfer Technology-Enabling Platform for the Next Generation Applications beyond 5G", Micromachines, Vol. 12 (2021) No. 8, p. 946
- (3) D. J. Blumenthal, R. Heideman, D. Geuzebroek, A. Leinse, and C. Roeloffzen, "Silicon Nitride in Silicon Photonics", Proceedings of IEEE, Vol. 106 (2018) No. 12, pp. 2209-2231

- (4) A. Boes, L. Chang, T. Nguyen, G. Ren, J. Bowers, and A. Mitchell: "Efficient second harmonic generation in lithium niobate on insulator waveguides and its pitfalls", J. Phys. Photonics, Vol. 3 (2021) No. 1, p. 012008
- (5) N. Margalit, C. Xiang, S. M. Bowes, A. Bjorlin, R. Blum, and J. E. Bowers: "Perspective on the future of silicon photonics and electronics", Appl. Phys. Lett. Vol. 118 (2021) No. 22, p. 220501
- (6) S. Matsuo and M. Kikuchi: "Low Temperature Chemical Vapor Deposition Method Utilizing an Electron Cyclotron Resonance Plasma", Jpn. J. Appl. Phys. Vol.22 (1983) No. 4, pp. L210-L212
- T. Ono, H. Nishimura, M. Shimada, and S. Matsuo: "Electron cyclotron resonance plasma source for conductive film deposition", J. Vac. Sci. Technol. A, Vol. 12 (1994) No. 4, pp. 1281-1286
- (8) Y. -J. Kim, R. Tateno, T. Ikura, K. Matsuda, H. Kawai, M. Suzuki, and K. Goto: "Electron Cyclotron Resonance (ECR) Sputtered Antireflection Coatings on Laser Facets for Optical Memory Applications", Jpn. J. Appl. Phys. Vol. 37 (1998) No. 45, pp. 2201-2202
- (9) K. Wakita and S. Matso: "Small Surface Damage Facet Coating on InGaAsP/InP Laser by ECR Plasma Deposition," Jpn. J. Appl. Phys. Vol. 23 (1984) No. 8, p. L556
- (10)田中こずえ,鳥居博典,嶋田勝:"φ 300 mm 基板対 応固体ソースプラズマ成膜装置の開発",日本製鋼所技 報, No. 69 (2018), pp. 82-87
- (11) T. Tsuchizawa, Y. Jin, and S. Matsuo: "Kinetic-energy measurement of a neutral stream extracted from Ar electron cyclotron resonance plasma", Appl. Phys. Lett. Vol. 69 (1996) No. 2, pp. 149-151
- (12) S. Nowak, P. Gröning, O. M. Küttel, M. Collaud, and G. Dietler, "Electron cyclotron resonance plasma experiment for in situ surface modification, deposition, and analysis", J. Vac. Sci. Technol. A, Vol. 10 (1992) No. 6, pp. 3419-3425
- (13) S. Guruvenket, G. M. Rao, M. Komath, and A. M. Raichur: "Plasma surface modification of polystyrene and Polythylene", Appl. Surf. Sci. Vol. 236 (2004), pp. 278-284
- (14) D. H. Han, S. Ohmi, T. Suwa, P. Gaubert, and T. Ohmi: "Influence of Si Surface Roughness on Electrical Characteristics of MOSFET with HfON Gate Insulator Formed by ECR Plasma Sputtering", IEICE Trans. Electron., Vol. E97–C (2014) No. 5, pp. 413-418

- (15) 辻直人, 髙橋聡: "均一な膜を形成するためのプラズマ CVD 装置及び方法", 特開 2007-53359 (2007)
- (16) R. Takigawa and T. Asano: "Thin-film lithium niobateon-insulator waveguides fabricated on silicon wafer by room-temperature bonding method with silicon nanoadhesive layer", Opt. Express, Vol. 26 (2018) No. 19, pp. 24413-24421
- (17) M. Bahadori, Y. Yang, A. E. Hassanien, L. L. Goddard, and S. Gong: "Ultra-efficient and fully isotropic monolithic microring modulators in a thin-film lithium niobate photonics platform", Opt. Express, Vol. 28 (2020) No. 20, pp. 29644-29661
- (18) G. Poberaj, H. Hu, W. Sohler, and P. Günter: "Lithium niobate on insulator (LNOI) for micro-photonic devices", Laser Photonics Rev., Vol. 6 (2012) No. 4, pp. 488-503
- (19) D. Lowney, T. S. Perova, M. Nolan, P. J. McNally, R. A. Moore, H. S. Gamble, T. Tuomi, R. Rantamäki, and A. N. Danilewsky: "Investigation of strain induced effects in silicon wafers due to proximity rapid thermal processing using micro-Raman spectroscopy and synchrotron x-ray topography", Semicond. Sci. Technol., Vol. 17 (2002) No. 10, pp. 1081-1089
- (20) S. M. Hu: "Defects in silicon substrates", J. Vac. Sci. Technol., Vol. 14 (1977) No. 1, pp. 17-31